

Seminar ausgewählte Prozessoren
Sommersemester 2001

Heterogeneous Element Processor (HEP)



Martin Grabmüller

`<mgrabmue@cs.tu-berlin.de>`

14. Juni 2001

1. Einführung und Gliederung

1. Einführung
2. Zeitliche Einordnung
3. Genereller Aufbau
4. Spezielle Eigenschaften
5. Schwächen
6. Abschluss

2.1 Zeitliche Einordnung

1974 Design-Beginn

1979 Single Prozessor Prototyp läuft

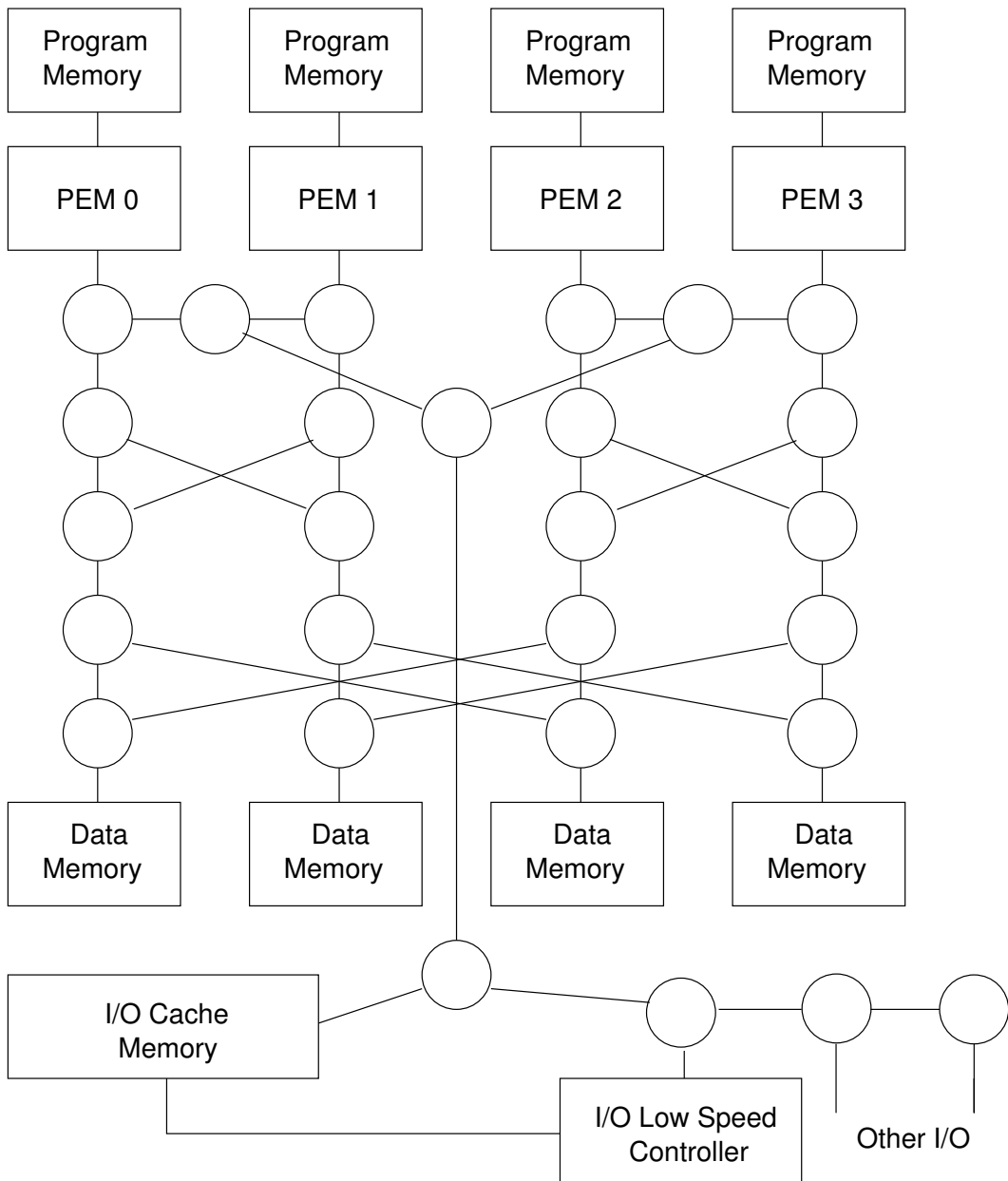
1982 Der erste HEP wird verkauft

1985 Denelcor meldet Konkurs an

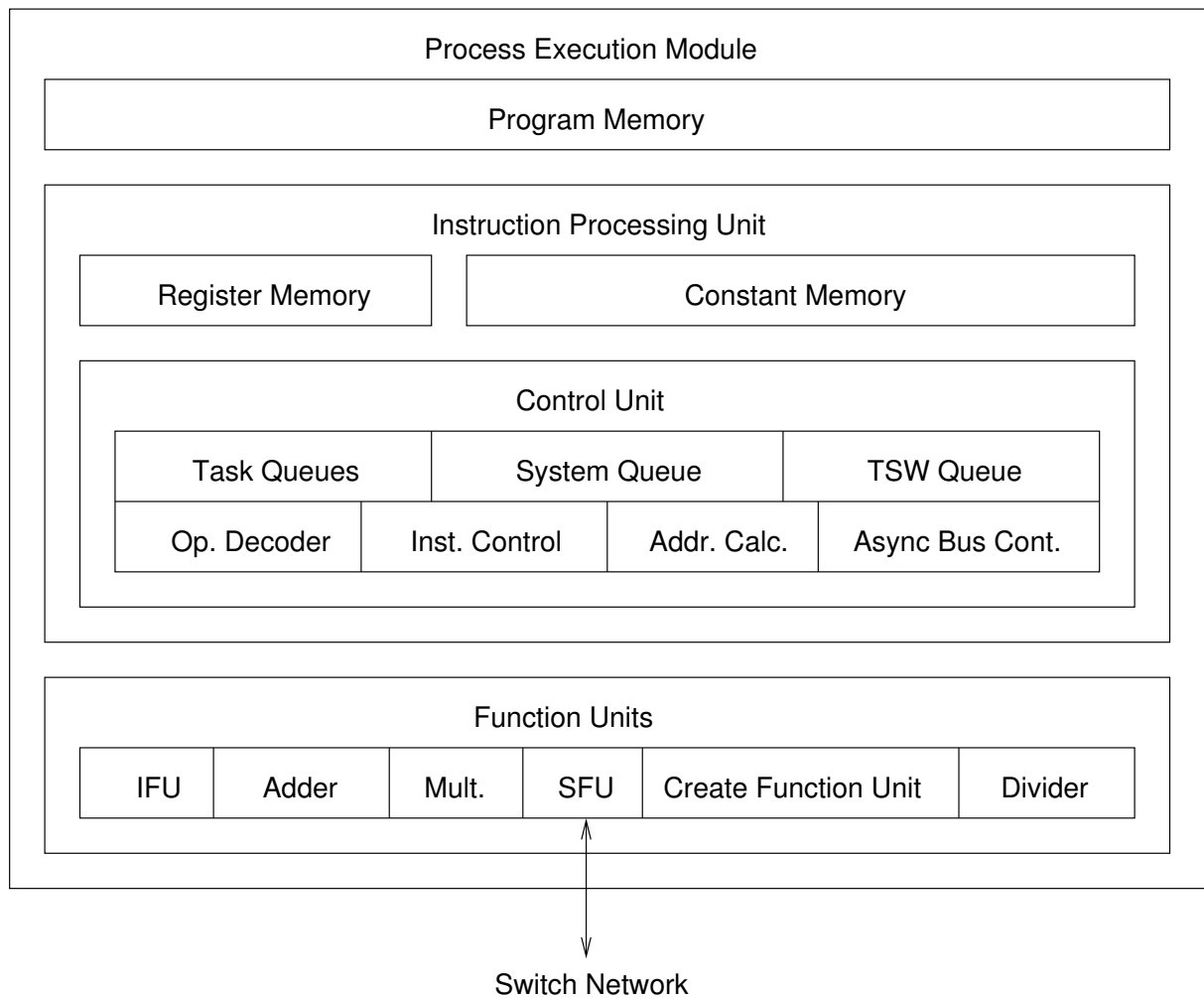
2.2 Besonderheiten

- Erste kommerzielle MIMD Maschine
- Erster multithreaded Prozessor
- Erster pipelined Skalarprozessor

3.1 HEP Grobstruktur



3.2 Process Execution Module (PEM)



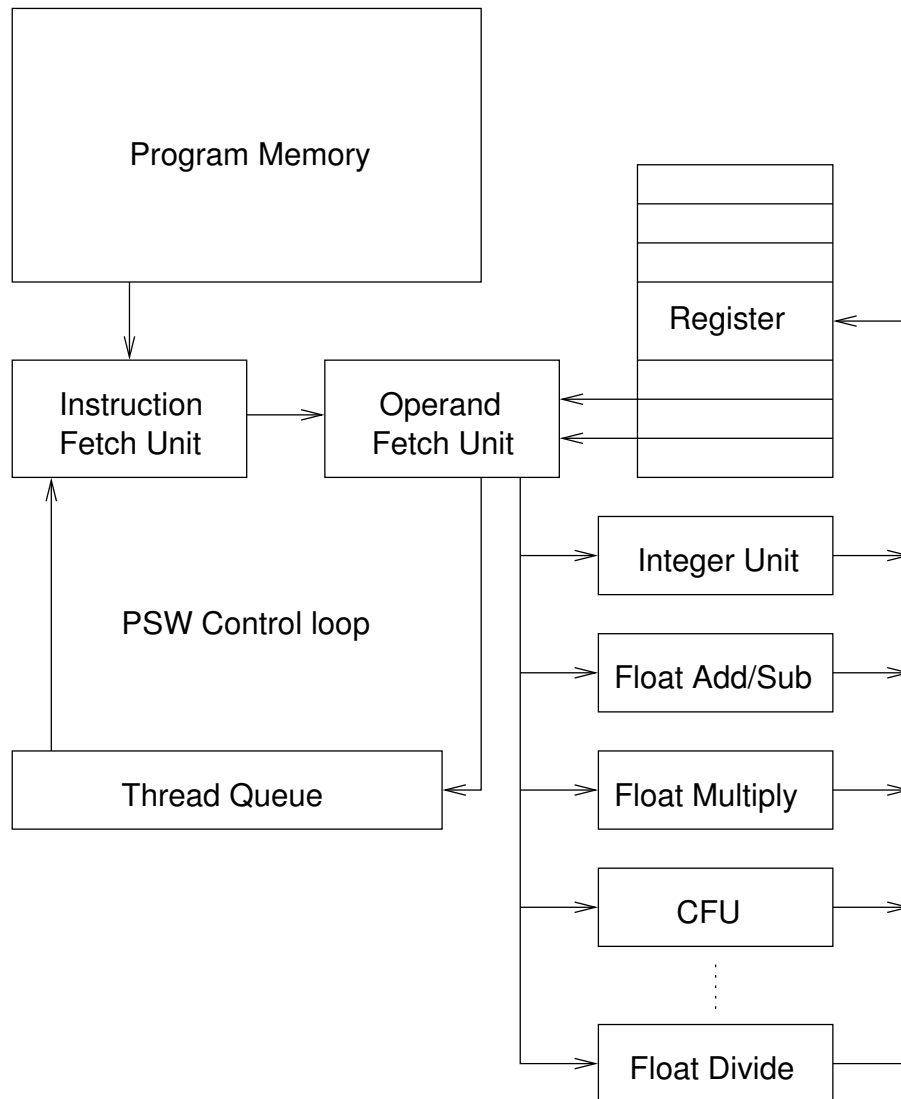
3.3 Daten und Fakten

- max. 16 PEMs (Process Execution Modules)
- Prozessortakt 10 MHz
- 10 MIPS pro PEM (max. 160 MIPS)
- max. 16 Tasks pro PEM (8 User, 8 Supervisor)
- max. 64 Threads pro Task
- Netzwerktakt 10 MHz

3.4 Leistungsmerkmale

- max. 128 DMMs (Data Memory Modules)
- Kommunikation über konfigurierbares Paketvermittlung-Netzwerk
- Speicher mit Full-/Empty-Bits
- Konstantenspeicher
- Massenspeicher-Subsystem
- beinhaltet 16-Bit PDP/11

4.1 Spezielle Eigenschaften – Fine-Grained-Multithreading

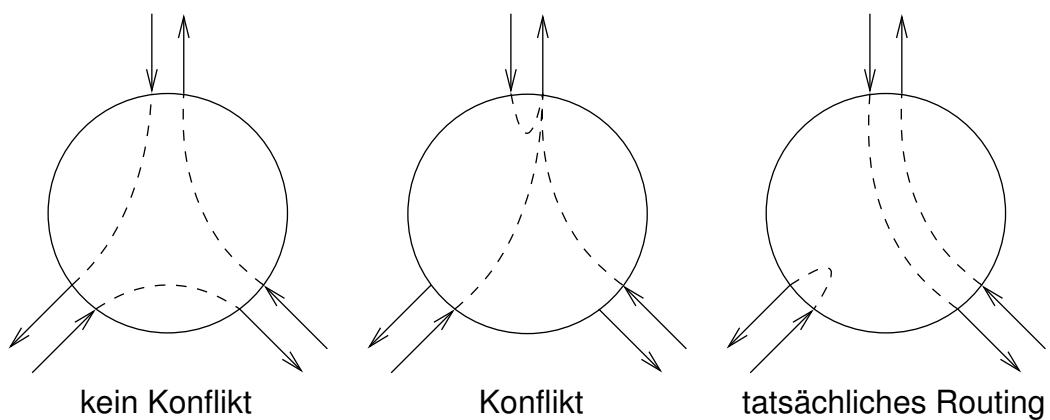


Process Execution Module

4.2 Spezielle Eigenschaften – Latency Hiding

- Speicherzellen besitzen Zugriffszustand
- *full, empty* (und *reserved* bei Registern)
- $R = \$S$ – wait for full, read, set empty
- $\$S = R$ – wait for empty, write, set full

4.3 Spezielle Eigenschaften – Kommunikation



- Pakete mit je 128 Bit (64 Control, 64 Daten)
- keine Zwischenspeicherung

5. Schwächen des Designs

- Geringe Leistung bei sequentiellen Programmen
- 64 Threads sind zu wenig
- Synchronisation über Datenzugriff busy-waiting

6. Abschluss – Vielen Dank

- Folien und Ausarbeitung:
<http://cs.tu-berlin.de/~mgrabmue/hep/>